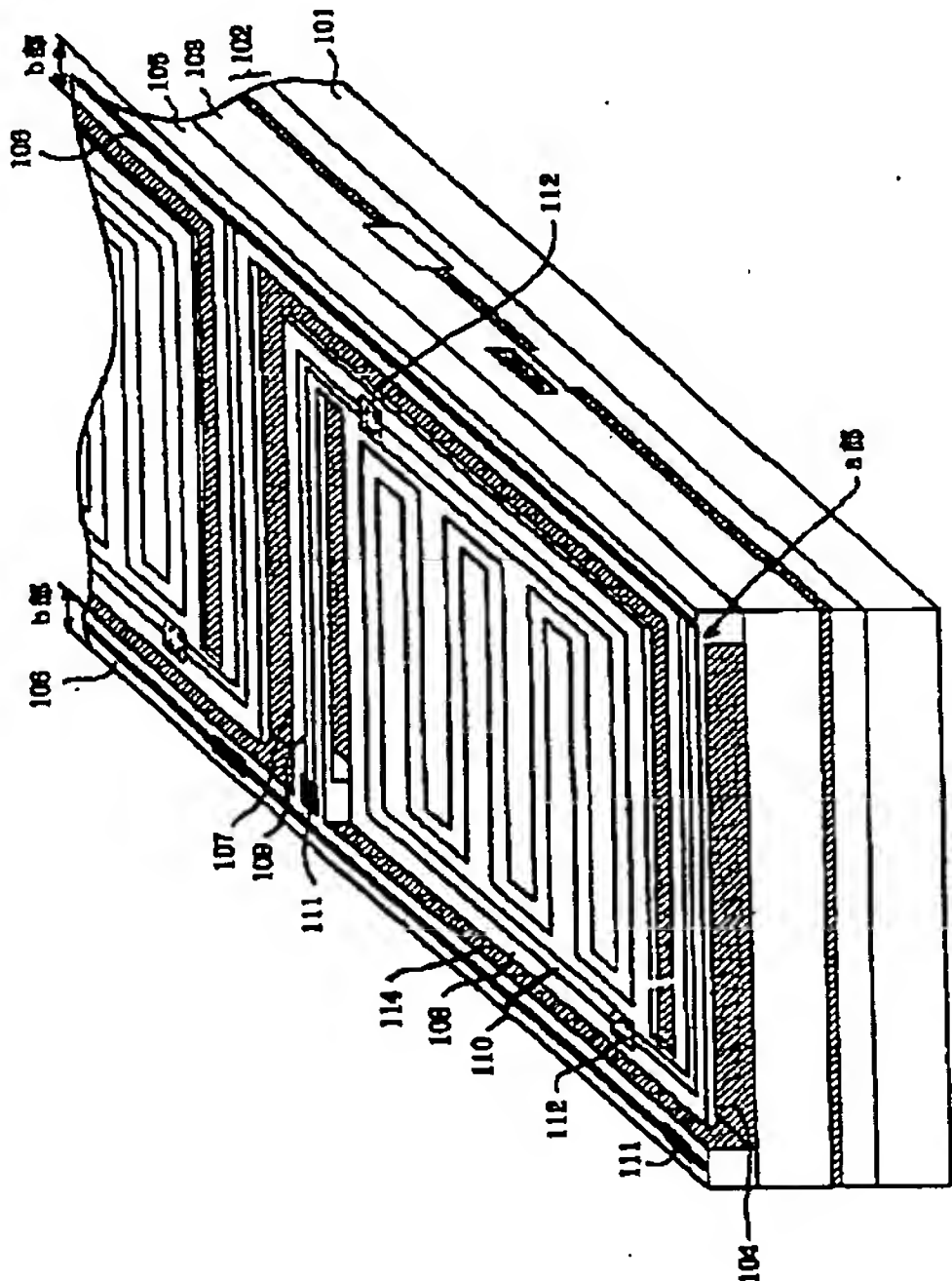


(51)Int.Cl. <sup>6</sup> H01L 37/00 21/3205		識別記号	FI H01L 37/00 21/88	Q
審査請求 有 請求項の数16 OL (全 12 頁)				
(21)出願番号	特願平9-153864			
(22)出願日	平成9年(1997)6月11日			
(71)出願人	000004237 日本電気株式会社 東京都港区芝五丁目7番1号			
(72)発明者	田中 昭生 東京都港区芝五丁目7番1号 日本電気株式会社内			
(74)代理人	弁理士 若林 忠			

(54)【発明の名称】 半導体装置

(57)【要約】  
【課題】 熱を利用した半導体装置、特に熱型マイクロセンサのS/N、および歩留まりを改善する。  
【解決手段】 半導体基板上に熱分離した構造体と、その構造体上に物理量を電機信号に変換する変換素子を持ち、その変換素子と、基板を結ぶ配線にチタンシリサイドを用い、この変換素子としてMを任意の元素とするMxTi<sub>y</sub>O<sub>z</sub>またはCu<sub>x</sub>O<sub>y</sub>、Cu<sub>x</sub>Ti<sub>y</sub>O<sub>z</sub>を用いる。チタンシリサイドを用いることで、従来のチタンを用いた場合に対して、同じ熱コンダクタンスで、足部抵抗を下げる事ができる。これによって足部での電圧降下を抑えられ、信号を増大させることができ、1/fノイズを低下できる。これらの材料はシリコンラインで製造可能であり、安価で高性能な半導体装置が実現できる。



BEST AVAILABLE COPY

## 【特許請求の範囲】

【請求項 1】 半導体基板上に熱分離した構造体を持ち、その構造体と半導体基板を結ぶ配線材料としてチタンシリサイドを用いることを特徴とする半導体装置。

【請求項 2】 半導体基板上に熱分離した構造体と、その構造体上に物理量を電気信号に変換する変換素子を持ち、その変換素子と半導体基板を結ぶ配線材料としてチタンシリサイドを用いることを特徴とする半導体装置。

【請求項 3】 請求項 1、2 記載の半導体装置において、チタンシリサイドは  $TiSi_x$  の組成に対して、 $x$  を 1.5 ~ 2.5 とすることを特徴とする半導体装置。

【請求項 4】 請求項 3 記載の半導体装置において、チタンシリサイドが C54 の結晶構造であることを特徴とする半導体装置。

【請求項 5】 半導体基板上に熱分離した構造体と、その構造体上に温度変化を電気信号に変換する変換素子を持ち、その構造体と半導体基板を結ぶ配線材料としてチタンシリサイドを用いることを特徴とする半導体装置。

【請求項 6】 半導体基板上に熱分離した構造体と、その構造体上に温度変化を電気信号に変換する変換素子を持ち、この変換素子として金属シリサイドを用いることを特徴とする半導体装置。

【請求項 7】 請求項 6 記載の半導体装置において、金属シリサイドとしてチタンシリサイドを用いることを特徴とする半導体装置。

【請求項 8】 半導体基板上に熱分離した構造体と、その構造体上に温度変化を電気信号に変換する変換素子を持ち、この変換素子として  $Ti_xO_y$  に比抵抗を低下させる機能を有する 1 種類以上の元素または化合物を添加した材料を用いることを特徴とする半導体装置。

【請求項 9】 請求項 8 記載の半導体装置において、添加元素または化合物として Ba、Sr またはこれらの化合物を用いることを特徴とする半導体装置。

【請求項 10】 半導体基板上に熱分離した構造体と、その構造体上に温度変化を電気信号に変換する変換素子を持ち、この変換素子として  $Cu_xO_y$  を用いることを特徴とする半導体装置。

【請求項 11】 半導体基板上に熱分離した構造体と、その構造体上に温度変化を電気信号に変換する変換素子を持ち、この変換素子として  $Cu_xO_y$  に比抵抗を低下させる機能を有する 1 種類以上の元素または化合物を添加した材料を用いることを特徴とする半導体装置。

【請求項 12】 請求項 11 記載の半導体装置において、添加元素または化合物として Ba、Sr またはこれらの化合物を用いることを特徴とする半導体装置。

【請求項 13】 半導体基板上に熱分離した構造体と、その構造体上に温度変化を電気信号に変換する変換素子を持ち、この変換素子として  $Cu_xTi_yO_z$  を用いることを特徴とする半導体装置。

【請求項 14】 半導体基板上に熱分離した構造体と、

その構造体上に物理量を電気信号に変換する変換素子を持ち、その構造体と半導体基板を結ぶ配線材料の抵抗値と変換素子の抵抗値を同じとすることを特徴とする半導体装置。

【請求項 15】 半導体基板上に熱分離した構造体と、その構造体上に第 1 の層と、この上に第 1 の層より圧縮応力の大きい第 2 の層を持ち、この第 1 の層の膜厚が 50 ~ 500 オングストロームであることを特徴とする半導体装置。

【請求項 16】 請求項 15 記載の半導体装置において、第 1 の層の面積を熱分離した構造体の面積の  $3/4$  以下にすることを特徴とする半導体装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、熱を利用した半導体装置の感度の改善に関し、特に熱型赤外線センサ、フローセンサ、ガスセンサ、圧力センサ等の熱型マイクロセンサの感度、歩留まりの改善に関するものである。

【0002】熱型マイクロセンサは、基板上に熱分離した構造体を形成し、その構造体の温度変化から各種物理量を検出するものである。

【0003】

【従来の技術】従来のこの種の半導体装置としては、例えば図 6 に熱型赤外線センサの一例を示すように、半導体基板 601 の表面にセンサからの信号を読み出すための走査回路 602 を形成し、その上に熱的に分離した構造体（ダイヤフラム）609 を作り、このダイヤフラム上に検出器（熱電変換素子）であるチタンボロメータ 608 を形成している。センサに入射した赤外線は、このダイヤフラム 609 に吸収され、ダイヤフラムの温度を変化させる。この温度変化は、チタンボロメータ 608 によって電気信号に変換され、走査回路 602 を通じてセンサ外部に読み出される。

【0004】この熱型赤外線センサの製造方法は、まず半導体基板 601 の表面に通常のシリコンプロセスを用いて走査回路 602、ポリシリコンゲート 603 等を形成する。この上に後にエッチングされて空洞となる犠牲層ポリシリコン 604 を島状に形成し、その間を BPSG 等のシリコン酸化膜 605 で埋める。さらにその上に走査回路のアルミ配線であるグラウンド配線 606、信号線 607 を形成する。犠牲層ポリシリコン 604 上には、ダイヤフラム 609 となるシリコン酸化膜を形成し、その上にチタンボロメータ 608、赤外線吸収層 610 を形成する。赤外線吸収層 610 としてこの例では、窒化チタン  $TiN$  を用いている。最後に犠牲層ポリシリコン 604 に通じる図 6 (b) スルーホール 611 を形成して、その穴を通じて犠牲層ポリシリコン 604 をエッチングによって取り除き、宙に浮いた熱分離構造を作る。この熱分離構造は、図 6 (b) の様に長い足と大きな受光面積を持っている（例えば特開平 8 - 105

794参照)。

【0005】またUS PATENT 5286976に示す例では、この様なボロメータ材料としてバナジウム酸化物( $V_2O_3$ ,  $VO_x$ )、チタン酸化物( $TiO_x$ )を使う例を記載されている。

【0006】さらに特開平6-147993に示す例では、ボロメータ材料としてポリシリコンを用いている。

【0007】さらに特開平5-40064に示す例では、熱型赤外線センサの熱電変換素子としてショットキー接合ダイオードの逆方向飽和電流の温度依存性を使う例が示されている。

【0008】

【発明が解決しようとする課題】第1の問題点は、図6の様な熱型赤外線センサはダイヤフラムの熱分離が不十分であることである。これは熱型赤外線センサ以外の熱型マイクロセンサにも言えることである。図6の熱型赤外線センサでは、ダイヤフラムは細く長い足を持っているが、この足の上に検出器からの信号を伝える配線を通す必要がある。この配線は当然電気抵抗を小さくする必要があるので、通常チタン等の金属を用いる。この例では熱を電気信号に変換するボロメータもチタンであるが、他の例ではボロメータは酸化物半導体等を用い、足部の配線は金属を用いているものもある。この様に足部に金属配線を通すと、金属は一般に熱伝導率が高いため熱の逃げが大きくなる。

【0009】第2の問題点は、図6の熱型赤外線センサではボロメータとしてチタンを用いているが、チタンの抵抗温度係数(TCR)は薄膜で0.25%/K程度であり、大きな感度を得るのが難しいことである。他の熱型赤外線センサの例ではボロメータとしてバナジウム酸化物を用いているものもあるが、バナジウムは通常のシリコンプロセスでは使用できない元素であり、専用のプロセスラインを作る必要があり実現が難しい。ボロメータとして $TiO_x$ を用いる例もあるが、 $TiO_x$ は一般に比抵抗が高く、これに起因して1/fノイズが大きいという問題がある。

【0010】ボロメータとして、ポリシリコン、ショットキーダイオードを使う例もあるが、同様に1/fノイズが大きい問題がある。

【0011】また、一般に熱分離したダイヤフラムの熱コンダクタンスを低下させようとする、ダイヤフラムを支える足部の断面積を小さくする必要があり、構造体の強度が低下する。構造体の強度の低下は、プロセス変動などによるダイヤフラムの下地への接触の危険性を高め、歩留まりを低下させる。

【0012】本発明の目的は、熱を利用した半導体装置、特に熱型マイクロセンサのS/N等の性能、および歩留まりを改善することである。

【0013】熱型マイクロセンサは、一般に熱分離した構造体上の温度変化を検知して各種物理量を検出するも

のであり、この温度変化の検知能力を上げることが感度アップにつながる。また変換素子に電流を流す場合、変換素子に存在する1/fノイズが問題となり、この1/fノイズを下げることでS/Nを改善できる。

【0014】

【課題を解決するための手段】以下、上述の本発明の課題を解決させるための具体的手段を掲げる。

【0015】(1)半導体基板上に熱分離した構造体を持ち、その構造体と半導体基板を結ぶ配線材料としてチタンシリサイドを用いる。

【0016】(2)半導体基板上に熱分離した構造体と、その構造体上に物理量を電気信号に変換する変換素子を持ち、その変換素子と半導体基板を結ぶ配線材料としてチタンシリサイドを用いる。

【0017】(3)(1)、(2)記載の半導体装置において、チタンシリサイドは $TiSi_x$ の組成に対して、 $x$ を1.5~2.5とする。

【0018】(4)(3)記載の半導体装置において、チタンシリサイドはC54の結晶構造とする。

【0019】(5)半導体基板上に熱分離した構造体と、その構造体上に温度変化を電気信号に変換する変換素子を持ち、その構造体と半導体基板を結ぶ配線材料としてチタンシリサイドを用いる。

【0020】(6)半導体基板上に熱分離した構造体と、その構造体上に温度変化を電気信号に変換する変換素子を持ち、この変換素子として金属シリサイドを用いる。

【0021】(7)(6)記載の半導体装置において、金属シリサイドとしてチタンシリサイドを用いる。

【0022】(8)半導体基板上に熱分離した構造体と、その構造体上に温度変換を電気信号に変換する変換素子を持ち、この変換素子として $Ti_xO_y$ に比抵抗を低下させる機能を有する1種類以上の元素または化合物を添加した材料を用いる。

【0023】(9)(8)記載の半導体装置において、添加元素または化合物としてBa、Srまたはこれらの化合物を用いる。

【0024】(10)半導体基板上に熱分離した構造体と、その構造体上に温度変化を電気信号に変換する変換素子を持ち、この変換素子として $Cu_xO_y$ を用いる。

【0025】(11)半導体基板上に熱分離した構造体と、その構造体上に温度変化を電気信号に変換する変換素子を持ち、この変換素子として $Cu_xO_y$ に比抵抗を低下させる機能を有する1種類以上の元素または化合物を添加した材料を用いる。

【0026】(12)(11)記載の半導体装置において、添加元素としてBa、Srまたはこれらの化合物を用いる。

【0027】(13)半導体基板上に熱分離した構造体と、その構造体上に温度変化を電気信号に変換する変換



素子を持ち、この変換素子として $Cu_xTi_yO_z$ を用いる。

【0028】(14)半導体基板上に熱分離した構造体と、その構造体上に物理量を電気信号に変換する変換素子を持ち、その構造体と半導体基板を結ぶ配線材料の抵抗値と変換素子の抵抗値を同じとする。

【0029】(15)半導体基板上に熱分離した構造体と、その構造体上に第1の層と、この上に第1の層より圧縮応力の大きい第2の層を持ち、この第1の層の膜厚を50～500オングストローム、好ましくは、150 10～300オングストロームである。

【0030】(16)請求項15記載の半導体装置において、第1の層の面積を熱分離した構造体の面積の3/4以下にする。

【0031】

【作用】ダイヤフラム上の変換素子と基板とを結ぶ配線としてチタンシリサイドを用いることで、この部分の電気抵抗を下げられ、熱の逃げを少なくすることができ、S/Nを改善できる。

【0032】チタンシリサイドを、 $TiSi_x$ の組成に 20対してxをほぼ2とすることで、この部分の電気抵抗をさらに下げられる。ここでxは1.5～2.5、好ましくは1.8～2.2、さらに好ましくは1.9～2.1である。

【0033】チタンシリサイドはC54の結晶構造にすることで、この部分の電気抵抗をさらに下げられる。

【0034】熱電変換素子として $Ti_xO_y$ に1種類以上の元素または化合物を添加した材料、 $Cu_xO_y$ に1種類以上の元素または化合物を添加した材料または $Cu_xTi_yO_z$ を使うことで、大きな抵抗温度係数と小さな 301/fノイズを得ることができ、S/Nを改善できる。

【0035】熱分離した構造体と、その構造体上に物理量を電気信号に変換する変換素子を持ち、その構造体と半導体基板を結ぶ配線材料の抵抗値と変換素子の抵抗値を同じとすることで、熱の逃げを防ぎながら配線材料での電圧降下を低減でき、S/Nを改善できる。

【0036】熱分離した構造体上に第1の層と、この上に第1の層より圧縮応力の大きい第2の層を持つことで、構造体の下地への接触を防ぎ、歩留りを増大できる。

【0037】また、この第1の層の面積を熱分離した構造体の面積の3/4以下にすることで、後に述べる残像の問題を無くすこととでき、歩留りを増大できる。

【0038】

【発明の実施の形態】次に本発明の実施の形態について図面を参照して詳細に説明する。図1は本発明を熱型マイクロセンサに応用した例である。図1を参照すると、本発明の最良の実施の形態は半導体基板101上に集積回路102を持ち、その上に誘電体層103、105と 50その上に空洞104を持っている。空洞の上には長い足

部107を持ったダイヤフラム108を持ち、ダイヤフラム上には熱電変換素子110を持っている。足部107上には足部配線109を持っている。誘電体層105の上には集積回路102の回路配線106を持っている。熱電変換素子110と足部配線109との接続は、コンタクト112を通じて行っている。

【0039】このデバイスはダイヤフラムの熱の逃げを防ぐために、通常真空パッケージを用いてデバイスを真空中で動作させる。ダイヤフラムの熱の授受は、この長い足部107と放射を通じてのみで行われるため、熱の逃げが非常に小さいいわゆる熱分離した構造体を実現することができる。

【0040】この熱型マイクロセンサの製造方法を図2のプロセスフローを併用して説明する。まず通常のシリコンICプロセスを用いてシリコン基板101上に集積回路102を形成する(図2(a))。集積回路はCMOS回路が小さい消費電力や、少ないプロセス工程数の点で有利であるが、低ノイズや低抵抗動作が必要なときはBiCMOS(バイポーラ-CMOS)プロセス、又はバイポーラプロセス(リニアICプロセス)を用いることも可能である。

【0041】集積回路102の上には、誘電体層103を形成する。誘電体層103として、シリコン酸化膜又はシリコン窒化膜などが形成可能である。製造方法として、CVD(気相成長)法やスパッタ法、蒸着法などのPVD(物理的成長)法などの方法で形成できる。特にCVD法によるBPSG(ボロン-リン-シリケートガラス)は、その良好な段差被覆性の点で都合がよい。この誘電体層103の膜厚としては、プロセスによっても異なるが、LOCOSやゲートポリシリコン等の起伏を平坦化できる膜厚であり、かつコンタクトホールが深くなりすぎない厚さである必要がある。通常、CMOS、BiCMOS、リニアICプロセス等では、5000オングストローム程度の凹凸があり、これを平坦化できる0.5μm程度以上の厚さが望ましい。また実際にコンタクトエッチングの条件出しを行い、誘電体層103の厚さが1μm程度以下であれば、十分コンタクト形成が可能であることがわかっている。この時のコンタクト寸法は1μm角程度である。以上の膜厚は一連のプロセスを経た後の仕上がり膜厚である。 40

【0042】この誘電体層103として近年超LSIプロセスで用いられているCMP(ケミカル-メカニカル-ポリッシング)法を用いたシリカ等を用いることもできる。

【0043】この誘電体層103の上に後にエッチングによって取り除いて空洞104となる犠牲層を形成する。この犠牲層としては、ヒドラジンやTMAHなどのアルカリエッチングが可能なポリシリコン、又はふっ酸エッチングが可能なシリコン酸化膜が形成できる(犠牲層としてシリコン酸化膜を使用する場合は、誘電体層は 50

シリコン窒化膜を用いる必要がある)。

【0044】この犠牲層104を通常のホトリソグラフィ技術とエッチング技術を用いて図2(b)の様に島状にパターニングする。エッチングとしてプラズマエッチングが最適である。この島状に形成した犠牲層104の間を埋めるように、誘電体層105をさらに形成する(図2(c))。この誘電体層105は、誘電体層103と同じ材料で良い。

【0045】この犠牲層104と誘電体層105の厚さは、犠牲層104に対して誘電体層105の膜厚を同じにするか、やや大きくする。これは犠牲層104のかど(図1、2のa部)をチタンシリサイドが横切るため、この部分に段差を作らないようにして、断線を防ぐためである。

【0046】この犠牲層104に対して誘電体層105の膜厚を大きくする量は、プロセス(誘電体層105のたれ性)にもよるが、通常のシリコンプロセスでは実験的に仕上がり寸法で0~1 $\mu$ m程度で良好な結果が得られている。

【0047】犠牲層104の絶対的な厚さとしては、ダイヤフラム108(図1に記載)の反り量にもよるが、ある程度反っても下地に接触しない1000オングストローム程度から、通常のCVDプロセスで形成できる最大膜厚である5 $\mu$ m程度以下で形成する。好ましい膜厚としては、100 $\mu$ m角程度のダイヤフラムの反り量は通常0.5 $\mu$ m以下なので、これだけ反っても接触しないように0.5 $\mu$ m以上程度が好ましい。

【0048】またコンタクト111は集積回路102とコンタクトをとるため、犠牲層104が厚くなり誘電体層105の厚さが増大すると、この場合もコンタクトホール102の深さが深くなってしまふ。これを考慮して通常のシリコンプロセスでは犠牲層104の厚さは、0.5から1.5 $\mu$ m程度が好ましい。

【0049】この誘電体層105の上にダイヤフラム108又は足部107となる誘電体層をさらに形成する。この材料としては誘電体層103、105と同じ材料が使用できる。このダイヤフラム108、足部107の誘電体層は、誘電体層105そのものであっても良いが、次の理由により誘電体層105とは分けて形成した法が好ましい。

【0050】前述したようにa部は足部配線109が横切るため、この部分に段差が生じないようにする必要がある。a部の段差を無くすには、まず犠牲層104を島状にパターニングした後、誘電体層105を全面に形成する。しかる後に島状にある犠牲層104の隙間に誘電体層105が残るように誘電体層105をパターニングして、図1、2のb部に誘電体層105を残す。

【0051】前述したように誘電体層105は犠牲層104より約0から1 $\mu$ m程度厚い。これに対して900℃60分程度の窒素雰囲気中のアニールをかけると、バ

ターニングした誘電体層105のかどはなめらかな曲率となり、段差が無くなる。尚、図1b部の寸法は島状に形成した犠牲層104の隙間に対して0から10 $\mu$ m程度大きくすると、105として各種誘電体層を用いた実験において良い結果が得られている。好ましくは誘電体層105としてBP SGやPSG等を用いた場合で、図1b部の寸法を犠牲層104の隙間より4~6 $\mu$ m程度大きくすると最良の結果が得られる。

【0052】このダイヤフラム108又は足部107となる誘電体層は、シリコン酸化膜だけ又はシリコン窒化膜だけというように単層で形成することもできるが、図3(a)のように引っ張り応力(縮む方向)の膜201と圧縮応力(延びる方向)の膜202を順次形成することで、バイメタル効果でわずかに凸に反った宙に浮いた構造を実現できる。これによりダイヤフラムが下地に接触する危険性を大幅に減らすことができる。

【0053】引っ張り応力の膜201としてLPCVD等で形成したシリコン窒化膜、圧縮応力の膜としてプラズマCVDで形成したシリコン酸化膜などが最適である。この時の引っ張り応力の膜201の厚さとしては、50~500オングストローム程度において良好な凸型形状が得られている。より好ましくは、150~300オングストローム程度で過度な浮き上がりが無い、適度な凸型形状が得られる。この時の圧縮応力(延びる方向)の膜202の厚さは、3000~15000オングストローム程度が凸型形状を得る上でよいことが実験により確認されている。また引っ張り応力(縮む方向)の膜201と、圧縮応力(延びる方向)の膜202は、相対的に202の方に圧縮応力があれば、バイメタル効果が発揮できる。

【0054】一方、引っ張り応力の膜201としてシリコン窒化膜を用いると、熱型赤外線イメージセンサの用途において残像が生じるという問題がある。この原因は定かではないが、シリコン窒化膜中に何らかの熱的トラップが存在している可能性もある。残像が問題にならない用途では、図3(b)の様にダイヤフラムのほぼ全面に引っ張り応力の膜201を形成しても良いが、残像が問題になる用途では図3(c)、(d)の様にダイヤフラムの一部に形成することで残像を無くすることができる。また引っ張り応力の膜201の応力が強すぎる場合、この様にダイヤフラムの一部に形成することで、ダイヤフラムの反り量を面積で制御することもできる。

【0055】図3(c)は引っ張り応力の膜201を正形状に入れた場合で、図3(d)は斜めに対角線状に入れた場合であり、ダイヤフラムの寸法や形状により任意に選択可能である。実験によれば引っ張り応力の膜201をダイヤフラムの面積の3/4以下にすることで、残像現象を回避できる。

【0056】足部配線109、熱電変換素子110は、図3(a)のようにシリコン窒化膜201とシリコン酸



化膜202の間に形成しても良いが、シリコン酸化膜202の形成を2回に分けて、シリコン酸化膜202の間に形成しても良い。

【0057】回路配線106は、足部配線109の直前に酸化膜等を介さずに形成することで、足部配線109と回路配線106のコンタクトを省略できる。回路配線106は、回路コンタクト111により集積回路102とコンタクトをとる。回路配線106の材料としては、通常の集積回路で用いるAl、AlSiまたはAlSiCu等が使用できる。

【0058】この例では熱電変換素子110はつづら状に形成している。熱電変換素子としてボロメータを用い、そのボロメータ材料の比抵抗が小さいとき、ボロメータ抵抗を大きくできる効果がある。これは全体抵抗におけるボロメータ抵抗の割合をある程度大きくしないと、後述するノイズの増大や信号の低下の問題が起きるためである。ボロメータ材料の比抵抗が $10\mu\Omega\text{cm}$ から $1\text{m}\Omega\text{cm}$ 程度するとき、ボロメータをつづら状にすることでボロメータ抵抗を $1\text{K}\Omega$ から $100\text{K}\Omega$ 程度にすることができるためである。この時のボロメータの幅は1から $10\mu\text{m}$ 程度、厚さは100オングストロームから $1\mu\text{m}$ 程度にする。ボロメータの幅はあまり小さいと抵抗ばらつきの原因となり、あまり大きいとボロメータ抵抗を高抵抗にできない。ボロメータの厚さは、あまり厚くすると高抵抗にできず、余り薄くすると自然酸化膜等による界面の影響が強くなってしまう。

【0059】足部配線109の幅も1から $10\mu\text{m}$ 程度、厚さは100オングストロームから $1\mu\text{m}$ 程度にする。足部配線の幅もあまり小さいと抵抗ばらつきの原因となり、またあまり大きいと足部の占める面積が大きくなり、ダイヤフラム108の面積が小さくなってしま

う。

【0060】足部配線109の材料としては、足部での電圧降下を抑えるために電気抵抗が低い必要があり、さらに熱の逃げを防いでセンサの感度を上げるために、熱伝導率が低いことが必要である。チタン、又は金属シリサイドは、金属的な電気伝導を示して電気抵抗が低い上に一般の金属よりも熱伝導率が低い特徴がある。特にチタンシリサイドは、チタンと同程度の熱伝導率約 $0.2\text{W/cm/K}$ であるが、比抵抗はチタンより $1/4$ 程度低い約 $30\mu\Omega\cdot\text{cm}$ という値が実験において得られている。チタンの比抵抗は約 $120\mu\Omega\cdot\text{cm}$ である。これらの値は全て1000オングストローム程度の薄膜での実験値である。

【0061】本発明ではチタンシリサイドの他に、他の金属シリサイドも使用でき、タングステンシリサイド、コバルトシリサイド等は比抵抗が低い上に、一般のシリコンラインで使用できるため好ましい。

【0062】ダイヤフラムや足部の材料である誘電体層、特にシリコン酸化膜の熱伝導率は十分低いため(約

$0.01\text{W/cm/K}$ )、通常ダイヤフラムの熱伝導率は足部配線の熱伝導率で決まる。

【0063】ちなみにAlやCu、Ptなどの一般の金属の比抵抗は、チタンシリサイドと同程度かやや低い値であるが、熱伝導率は約 $1\sim5\text{W/cm/K}$ であり、チタンやチタンシリサイドより $5\sim10$ 倍大きい。従ってチタンやチタンシリサイドを足部配線に用いることによって、一般の金属を用いる場合より熱の逃げを防ぐことができ、感度を $5\sim10$ 倍上げられる。特にチタンシリ

サイドは、チタンより $1/4$ 程度比抵抗が小さいため、配線部分での電圧降下を抑えられ、熱電変換素子からの信号電圧の減少を抑えられる。

【0064】ここで足部配線の抵抗と熱電変換素子の抵抗の比率をボロメータ型赤外線センサを例にとりて考えてみる。ダイヤフラムの熱コンダクタンスは、通常足部配線の熱伝導率が大きいため、足部配線の熱コンダクタンスで決まることが多い。

【0065】この条件において、ダイヤフラムの熱コン

ダクタンスを $G_{th}$ 、ボロメータ抵抗を $R_B$ 、足部配線抵

抗を $R_L$ 、印加電圧を $V_0$ として、感度 $Res$ は式1(数

1)となる。

【0066】

【数1】

$$Res \propto \frac{1}{G_{th}} \frac{R_B}{R_B + R_L} V_0 \quad (1)$$

【0067】一方、ジョンソンノイズが支配的であるとき、ボルツマン定数を $k$ 、温度を $T$ 、回路系の帯域を $\Delta f$ として、ノイズ電圧 $v_n$ は式2(数2)となり、

【0068】

【数2】

$$v_n = \sqrt{4kT(R_B + R_L)\Delta f} \quad (2)$$

従って式3(数3)のように $S/N$ は

【0069】

【数3】

$$S/N \propto \frac{1}{G_{th}} \frac{R_B}{(R_B + R_L)^{3/2}} \quad (3)$$

に比例する。

【0070】ダイヤフラムの熱コンダクタンスが足部配線の熱コンダクタンスで決まるとき、 $G_{th}$ と $R_L$ は反比例する。これは、足部配線の材料が決まるとその材料の熱伝導率 $\sigma_{th}$ 、電気伝導率 $\sigma_{el}$ 、足部の長さ $l$ 、足部配線の断面積 $A$ から、式4(数4)および式5(数5)の関係が成り立つ。

【0071】

$$G_{th} = \sigma_{th} A / l \quad (4)$$

【0072】

$$R_L = l / \sigma_{el} A \quad (5)$$

この関係と式(3)から、式(6)の関係が成り立つ。

【0073】

【数6】

$$S/N \propto \frac{R_B R_L}{(R_B + R_L)^{\frac{1}{2}}} \quad (6)$$

【0074】式(6)は $R_B = R_L$ のときに最大となるため、ダイヤフラムの熱コンダクタンスが足部配線の熱コンダクタンスで決まるとき、ボロメータ抵抗と足部配線抵抗はほぼ同じにすると良い。ここで足部配線抵抗とは、図1のように2本の足がある場合、その合計の抵抗であることは言うまでもない。

【0075】但しダイヤフラムの熱コンダクタンスが、足部配線以外の熱コンダクタンス(例えば放射の熱コンダクタンスや誘電体層の熱コンダクタンス)で決まる場合もあり、この場合は $R_L$ は $R_B$ にかかわらず小さい方がよい。

【0076】又、ダイヤフラムの熱コンダクタンスが足部配線の熱コンダクタンスで決まっても、熱時定数の関係でダイヤフラムの熱コンダクタンスをあまり下げられない場合、必ずしも $R_B = R_L$ が最適でない。ダイヤフラムの熱時定数 $\tau_{th}$ は、ダイヤフラムの熱容量を $C_{th}$ として、 $\tau_{th} = C_{th} / G_{th}$ となり、 $G_{th}$ が小さくなるとダイヤフラムの熱的応答スピードが悪化する。 $R_L$ は $G_{th}$ に反比例するため、 $R_L$ を $R_B$ と同程度まで大きくできない場合がある。

【0077】例えば20から100 $\mu m$ 角程度のダイヤフラムを形成したとき、通常ダイヤフラムの熱コンダクタンス $G_{th}$ は0.1から1 $\mu W/K$ 程度、熱容量は1から5nJ/Kとなり、熱時定数 $\tau_{th}$ は1から50ms程度になる。通常テレビジョンのフレーム周期は17から33ms程度であるため、熱時定数 $\tau_{th}$ があまり大きいと高速で動く被写体をとらえにくくなる(いわゆるModulation Transfer Functionが悪化する)。

【0078】次に足部配線の形成方法であるが、足部配線としてチタンを採用した場合、チタンの形成方法としては通常のスパッタリング法で行える他、蒸着法やCVD法などによっても可能である。

【0079】足部配線としてチタンシリサイドを採用した場合、チタンシリサイドの形成方法としては、ポリシリコン又はアモルファスシリコンを形成した後チタンスパッタを行い、アニール(シンタ)によってシリサイド化する方法、チタンシリサイドターゲットを用いたスパッタリング法などが行える。このうちアモルファスシリコン形成後にチタンをスパッタする方法は、比抵抗を非常に小さくすることが可能であり最適である。アモルファスシリコンの成長方法はスパッタリング法の他に、約500 $^{\circ}C$ 程度の低温でのLPCVDでも行える。チタン

スパッタ後のアニール(シンタ)方法としては、700 $\sim$ 900 $^{\circ}C$ 程度で30秒程度ランプアニールする方法が、低抵抗な結晶構造であるC54-TiSi<sub>2</sub>が形成でき好ましい。

【0080】TiのシリサイドはTi<sub>3</sub>Si<sub>2</sub>、TiSi<sub>3</sub>、TiSi<sub>2</sub>、TiSi<sub>3</sub>等が存在するが、C54-TiSi<sub>2</sub>の比抵抗が最も小さく好ましい。通常の製法では多結晶体となっているため、多結晶体の各グレインの構造がC54-TiSi<sub>2</sub>になっていれば良い。仮にTi、Siのどちらかが過剰となり、未反応のままグレイン境界に残っても、ある程度の範囲までは多結晶体としての全体の特性を保持できる。この範囲はTiSi<sub>x</sub>のxが1.5 $\sim$ 2.5であり、好ましくは1.8 $\sim$ 2.2、さらに好ましくは1.9 $\sim$ 2.1である。

【0081】熱電変換素子110の材料としては、熱電変換素子として熱電対型を採用した場合、P型、N型ポリシリコンなどが使用可能である。熱電変換素子として焦電型を採用した場合は、Zr元素を添加したチタン酸鉛系セラミック(PZT)や、La元素を添加したチタン酸鉛系セラミック(PLT)等が使用可能である。熱電変換素子としてボロメータ型を採用した場合は、Ti、Pt等各種金属や各種シリサイド、各種酸化物半導体が使用可能であるが、以下のような尺度で材料選択する必要がある。

(イ) ボロメータは抵抗の温度変化を利用した素子であり、当然抵抗温度係数(TCR)が大きい必要がある。

(ロ) さらに抵抗値を検出する上で避けられないことであるが、ボロメータに電流を流す必要があり、電流に起因するノイズである1/fノイズを小さくする必要がある。

(ハ) さらに素子の価格を低価格化する上で、シリコンラインで使える材料を使用することが好ましい。

【0082】TCRが大きい材料としては、バナジウムオキサイドVxOy、チタンオキサイドTixOy等があるが、VxOyは(ロ)、(ハ)の点で、TixOyは(ロ)の点で問題がある。ボロメータとしてチタンを使用することは、(ロ)、(ハ)の点で好ましいが、TCRが他のボロメータ材料に比べて小さいため、感度はある程度限られる。但し足部配線109、熱電変換素子110を同一のチタンで作ることはコンタクト110も不要となり、大幅なコスト低減となることから用途によっては非常に有用である。同様の理由によりボロメータとして金属シリサイド、特にチタンシリサイドを使用することができる。

【0083】前述したようにTixOy(ここで、x、yは0以上の任意の実数)は1/fノイズの点で問題があるが、このTixOy系の酸化物にある種の元素を添加すると、比抵抗が低下することが実験により確認された。1/fノイズはキャリア密度に反比例するため、比抵抗が小さいほど1/fノイズが小さいという現象があ



る。

【0084】例えば、勝藤、固体物理Vol. 30, No. 1, 15-25 (1995) に示されている例では  $Ti_xO_y$  に  $La$  を加えた  $LaTiO_{3.0}$  において、比抵抗  $\rho = 1.9 m\Omega \cdot cm$  の低い値を示し、この時の TCR は  $0.71\%K^{-1}$  である。

【0085】さらに、G. P. Kelkar, J. Am. Ceram. Soc. 76 [7] 1815-20 (1993) に示されている例では  $Ti, Cu_2O$  及び  $Ti, Cu_3O$  において比抵抗  $\rho = 5 \times 10^{-4} \Omega \cdot cm$  と低い値が報告されている。また、Hase, J. Mater. Res 7 [6] 1337-41 (1994) に示されている例では、 $YBa_2Cu_3O_6$  を用いて比抵抗  $\rho = 4.6 \times 10^{-3} \Omega \cdot cm$  程度と低い値が報告されている。

【0086】これらのように  $Ti_xO_y$  や  $Cu_xO_y$  に比抵抗値を小さくするために種々の元素または化合物を添加する方法が本発明で適用される。添加元素または化合物として周期律表（化学便覧改基礎編訂2版：昭和50年発行）の IIA ~ IVA 族の元素及び遷移元素またはこれらの化合物が好ましく使用され、例えば  $In, Sn, Nb, Ba, Sr, Pb, Zr, Cu, Pt, Co, Ru, Ta$  及びこれらの化合物等が例示できるが上記目的が達成できる機能を有していれば特に限定されない。

【0087】 $Ba, Sr, Pb, Zr$  は近年 FRAM（強誘電体メモリ）等で使われている元素であり、 $Cu, Pt, Co, Ru$  は配線材料として使われている元素であり、 $Ta$  は DRAM 用の高誘電体膜として使われている元素であり、これらはシリコンラインで使用可能である。これらの元素を添加して比抵抗が低下する理由の詳細は不明であるが、 $Ti_xO_y$  系の酸化物は電子が  $Ti$  元素に局在する傾向が大きく、自由に動ける電子が少ない。前述の元素または化合物を添加することによって、 $Ti$  近傍のバンド構造が変化してキャリア数が増大し、比抵抗も低下すると考えられる。添加元素または化合物として2種類以上の元素または化合物を添加することも可能である。

【0088】同様な酸化物半導体として銅酸化物  $Cu_xO_y$  がある（ここで、 $x, y$  は0以上の任意の実数）。 $Cu_xO_y$  は成膜条件によっては高い TCR と使用可能な比抵抗が得られるが、これも上記のような添加元素または化合物を加えることによって比抵抗をさらに低下させて  $1/f$  ノイズを小さくすることができる。添加元素又は化合物として  $Ba, Sr, Pb, Zr, Ti, Pt, Co, Ru, Ta$  およびこれらの化合物などがシリコンラインで使える材料であり好ましい。この場合も添加元素として2種類以上の元素または化合物を添加することも可能である。また  $Cu_xTi_yO_z$ （ここで  $x, y, z$  は0以上の任意の実数）も用いることができる。

【0089】上記の比抵抗を低下させる機能を有する元素または化合物の使用量は、この成分が主成分にならない範囲、例えば半導体が  $Ti_xO_y$  や  $Cu_xO_y$  の場合比抵抗を低下させる機能を有する元素または化合物の原子量またはモル数が  $Ti$  または  $Cu$  原子量を超えない範囲で適宜目的に合わせて添加される。

【0090】最後に表面から104犠牲層に通じるようにスルーホール114をドライエッチ等によってあけて、しかる後にウェットエッチ等によって犠牲層をエッチングして空洞104を完成させる。

【0091】次にこの熱型マイクロセンサを熱型赤外線イメージセンサとして使用する場合の動作について説明する。イメージセンサとして使用する場合、複数の検出器（画素）を2次元状に配列する。各検出器の下には CMOS 等で構成されるスイッチを配置し、そのスイッチを切り換えることで各画素の検出器の信号を順次読み出していく。従って各画素に電圧を印加して読み出す時間  $t_1$  は、全画素を読み出す時間（フレーム時間）を  $t_0$ 、画素数を  $N$  として、 $t_1 = t_0 / N$  となる。例えば  $t_0$  を  $33 ms$ 、画素数を  $128 \times 128$  とすると、 $t_1$  は約  $2 \mu s$  となる。

【0092】各画素のボロメータに流す電流は、ボロメータ材料の TCR や読み出し時間  $t_1$  によっても異なるが、上記  $t_1$  においてボロメータとしてチタンを用いた場合、2 から  $3 mA$  程度となる。ボロメータの抵抗値の選択は、これもボロメータ材料によって異なるが、チタンボロメータの場合  $10 K \Omega$  程度以上に大きくすると、ボロメータの両端電圧が20から30Vとなり、読み出し回路の要求耐圧が大きくなるため  $10 K \Omega$  程度以下がよい。

【0093】逆に  $1 K \Omega$  程度以下に小さくすると、ボロメータ抵抗以外の足部抵抗やスイッチ回路抵抗の割合が大きくなり、信号電圧が低下したりノイズが増大する問題がある。ノイズの増大とは、スイッチ回路の抵抗が相対的に大きくなったとき、スイッチ回路の  $1/f$  ノイズ等が見えやすくなる現象である。

【0094】次にこの熱型マイクロセンサをフローセンサ又は真空圧センサとして使用する場合の動作について説明する。フローセンサ又は真空圧センサとして使用する場合、通常検出器は複数個並べる必要はなく、単素子で使用する。フローセンサにしても真空圧センサにしても原理は同じである。熱電変換素子110に電流を流すと、ジュール熱によって熱電変換素子は発熱し、ダイヤフラム108の温度を上昇させる。この温度上昇は、ダイヤフラム近傍の流体の速度又は真空度の関数となる。温度上昇と流体の速度の関係を利用したものがフローセンサ、温度上昇と真空度の関係を利用したものが真空圧センサである。この温度上昇は熱電変換素子110によって電気信号に変換される。集積回路102は、熱電変換素子110から得られた微弱な信号を増幅したり、信



号と流速（又は真空度）との関係の非線形を変換して正しい出力値を出すのに用いる。

【0095】図4は本発明の第2の実施例の半導体装置の斜視図である。第1の実施例の熱電変換素子は、つづら状に形成しているのに対し、この実施例ではダイヤフラム上にほぼ全面に形成している。これはボロメータ材料の比抵抗が数 $m\Omega\cdot cm$ 程度以上の時に、ボロメータ抵抗 $R_B$ が大きくなりすぎないようにする効果がある。ボロメータ抵抗が大きくなると、ある電流を流したときのボロメータの両端電圧が高くなり、集積回路102の要求耐圧が大きくなる問題がある。熱電変換素子401と足部配線402のコンタクト403は、コンタクト部分の $1/f$ ノイズが問題とならないようにダイヤフラムの一辺の端から端まで広くとっている。

【0096】図5は本発明の第3の実施例の半導体装置の斜視図である。第2の実施例と同様に、熱電変換素子501をダイヤフラムのほぼ全面に形成しているが、足部配線502とのコンタクト503を熱電変換素子501のすみに小さくとっている。これはコンタクトの $1/f$ ノイズがあまり問題とならない場合に、ダイヤフラム上の凹凸を可能な限り減らして、ダイヤフラム表面での入射赤外線の影響を減らして、赤外線吸収率を上げる効果がある。

【0097】

【発明の効果】以上説明したように、本発明の半導体装置は足部の配線材料としてチタンシリサイドを用いることによって、従来のチタンを用いた場合に対して、同じ熱コンダクタンスを維持しながら、足部抵抗を下げることができる。これによって足部での電圧降下を抑えられ、信号を増大させることができる。あるいは同じ足部抵抗を実現するときに、熱コンダクタンスを下げることで、これによっても信号電圧を改善できる。

【0098】また $Ti_xO_y$ にある種の元素を添加した材料は、小さな比抵抗を実現することができ、 $1/f$ ノイズを低下させることができる。TCRも大きいものが得られる。添加元素としてBa、Sr、Cu及びその化合物等を用いることで、シリコンラインで製造可能である。また $Cu_xO_y$ や $Cu_xO_y$ にある種の元素を添加した材料も小さな比抵抗が実現でき、 $1/f$ ノイズを小さくすることができる。TCRも大きい。添加元素としてBa、Sr、Ti及びその化合物等を用いることで、シリコンラインで製造可能である。 $1/f$ ノイズを小さくし、TCRを大きくすることで、 $S/N$ を改善することができる。

【0099】また、熱分離した構造体上に引っ張り応力をもつ第1の層と、この第1の層より引っ張り応力の小さい第2の層を持つことで、構造体の下地への接触を防ぎ、歩留まりを増大できる。

【0100】さらに、この第1の層の面積を熱分離した構造体の面積の $3/4$ 以下にすることで、残像の問題を無くすることができ、歩留まりを増大できる。

【図面の簡単な説明】

【図1】本発明の半導体装置の一実施形態を示す斜視図である。

【図2】本発明の半導体装置のプロセスフローである。

【図3】ダイヤフラムの浮きを示す断面図(a)と平面図(b)～(d)である。

10 【図4】本発明の半導体装置の第2の実施例を示す斜視図である。

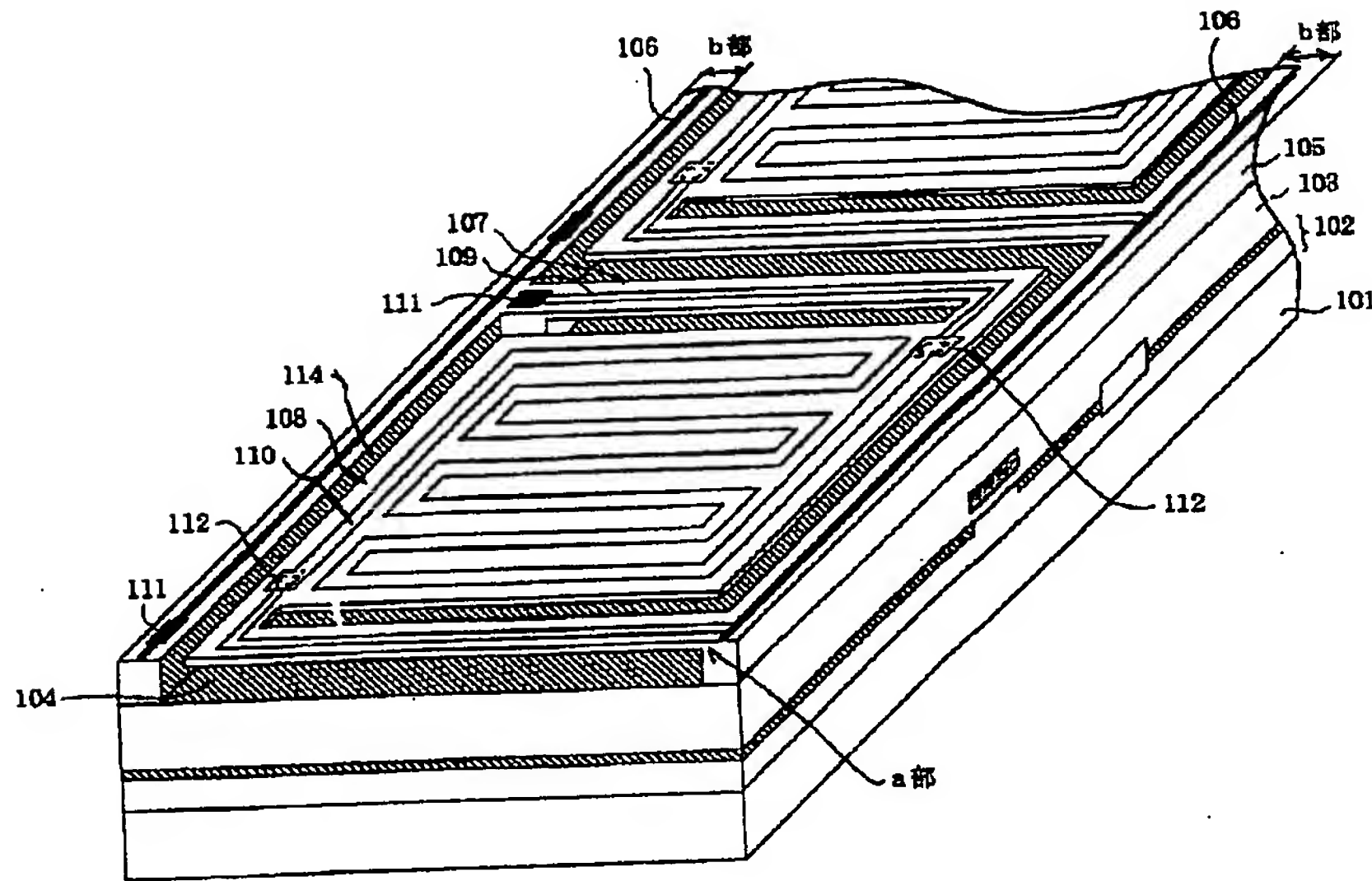
【図5】本発明の半導体装置の第3の実施例を示す斜視図である。

【図6】従来の熱型赤外線イメージセンサの断面図(a)と平面図(b)である。

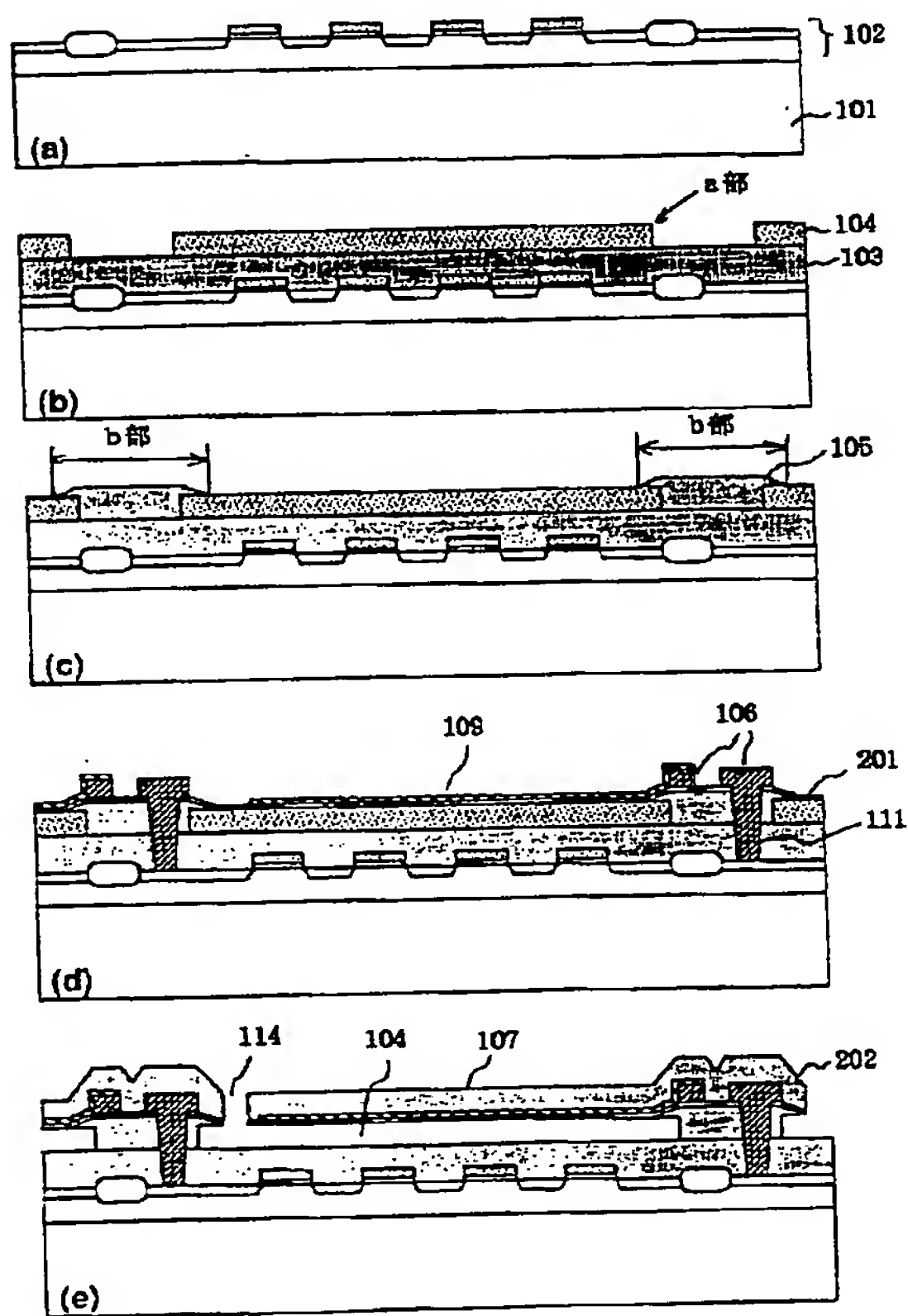
【符号の説明】

101	半導体基板
102	集積回路
103	誘電体層
104	空洞
105	誘電体層
106	回路配線
107	足部
108	ダイヤフラム
109	足部配線
110	熱電変換素子
111	回路コンタクト
112	コンタクト
201	引っ張り応力の膜
202	圧縮応力の膜
401	熱電変換素子
402	足部配線
403	コンタクト
501	熱電変換素子
502	足部配線
503	コンタクト
601	半導体基板
602	走査回路
603	ポリシリコンゲート
604	犠牲層ポリシリコン
605	シリコン酸化膜
606	グラウンド配線
607	信号線
608	熱電変換素子（チタンボロメータ）
609	ダイヤフラム
610	赤外線吸収層
611	スルーホール

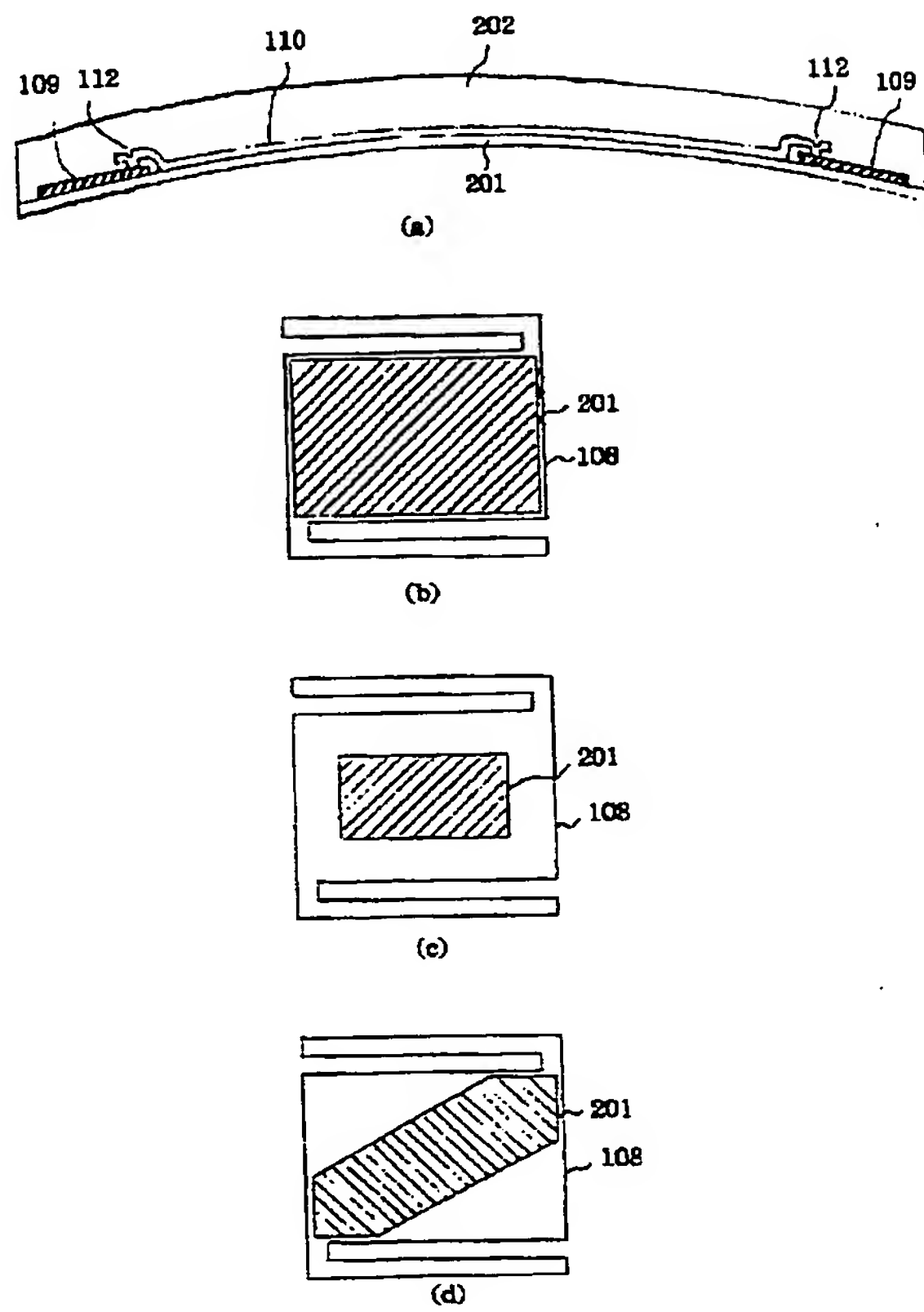
【図1】



【図2】

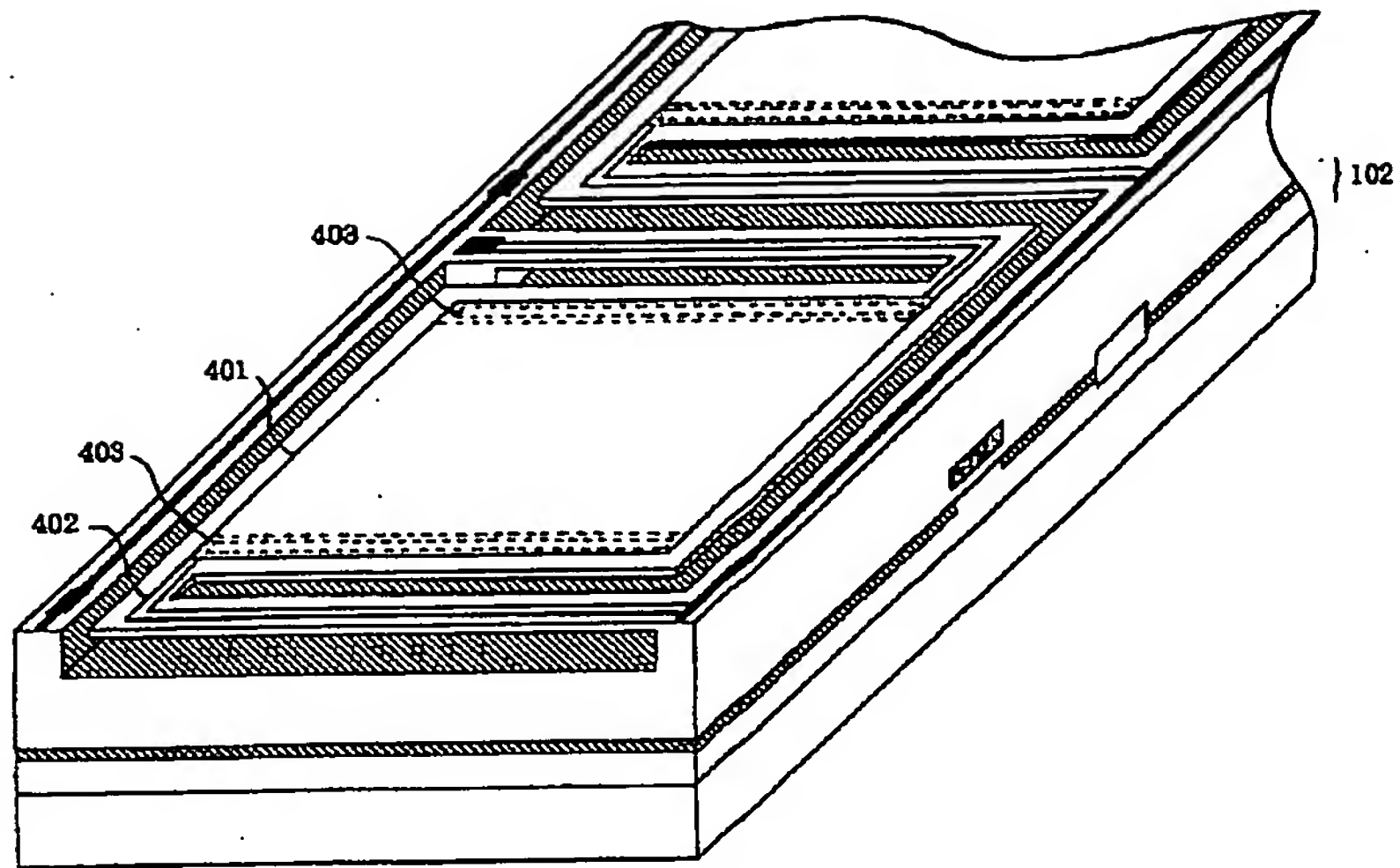


【図3】

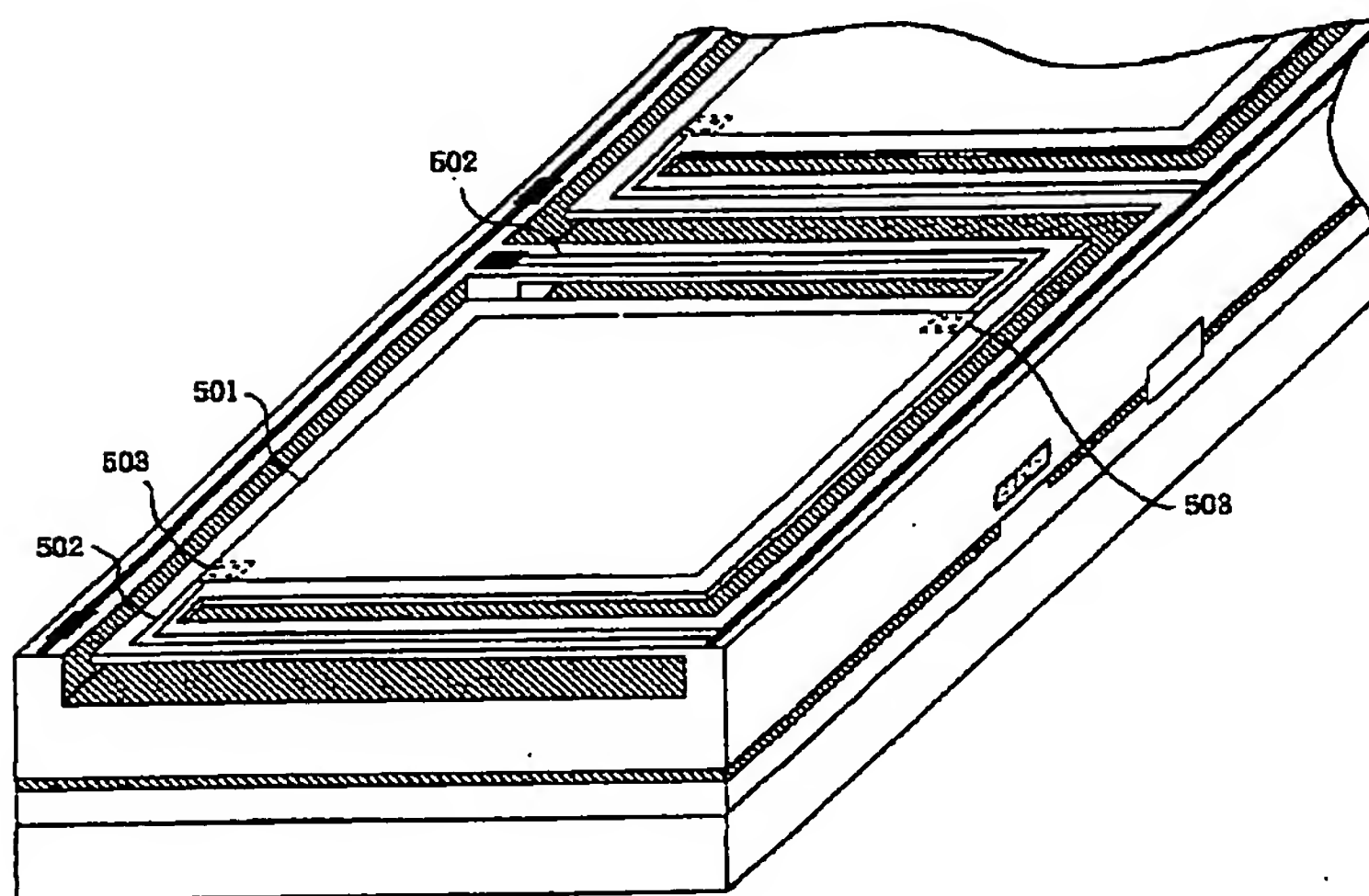




【図4】

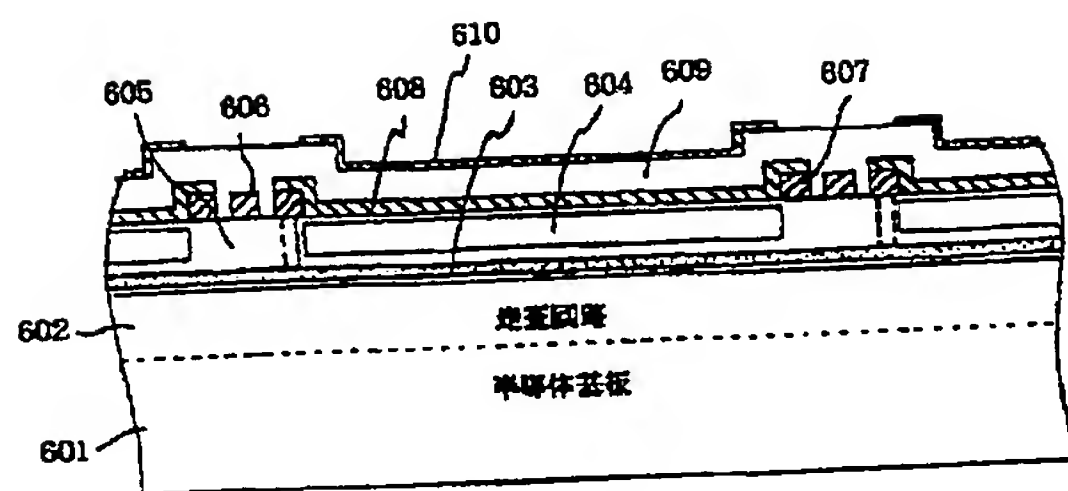


【図5】

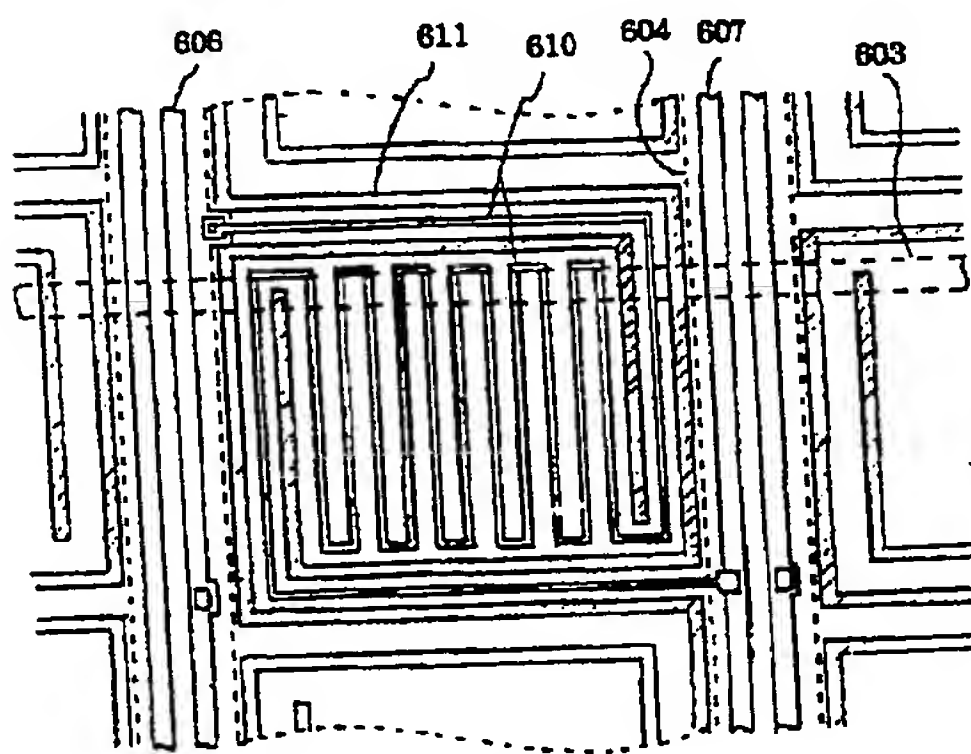


(12)

【図6】



(a)



(b)